

引用格式:董震震,甘业兵,罗彦彬. 砷化镓射频前端 LNA 设计[J]. 微电子学与计算机,2020,37(7):16-20. [DONG Z Z, GAN Y B, LUO Y B. Design of GaAs RF front-end LNA [J]. Microeletronics & Computer,2020,37(7):16-20.]

砷化镓射频前端 LNA 设计

董震震¹,甘业兵^{2,3},罗彦彬^{2,3}

(1 中国科学院大学,北京 101408;2 中国科学院 微电子研究所,北京 100029;

3 杭州中科微电子有限公司,浙江 杭州 310053)

摘 要: 基于砷化镓 0.25 μm 工艺的 pHEMT 器件,设计了一种具有高线性度、高增益、极低噪声性能的宽带低噪声放大器(LNA). 电路为共源共栅结构,并采用级间匹配以达到提高高频增益延展带宽的效果. 本设计分为 0.7~1.0 GHz、1.6~2.2 GHz 与 2.3~2.7 GHz 三个频段进行外部匹配,电源电压为 5 V,测试结果显示,该低噪声放大器静态工作电流为 75 mA,在三个频段分别获得 27.2~25.8 dB、22~20 dB、19.2~18.7 dB 的高增益,并且每个频段内都有较好的增益平坦度,具有 0.45~0.75 dB 极低的噪声系数和 20~19.5 dBm 的输出 1 dB 压缩点.

关键词: 低噪声放大器;砷化镓;级间匹配;宽带

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2020)07-0016-05

Design of GaAs RF front-end LNA

DONG Zhen-zhen¹, GAN Ye-bing^{2,3}, LUO Yan-bin^{2,3}

(1 University of Chinese Academy of Sciences, Beijing 101408, China;

2 Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China;

3 Hangzhou Zhongke Microelectronics Co., Ltd., Hangzhou 310053, China)

Abstract: A wideband low noise amplifier with high-linearity, high-gain and ultra-low noise is designed and fabricated in a 0.25 μm GaAs pHEMT process. A matching network is used between common-gate and common-source transistors in this circuit to obtain larger power gain in higher bands. The measurement results show that the quiescent current of the LNA was 75 mA in 5 V power supply. After external matching in three bands of 0.7~1.0 GHz, 1.6~2.2 GHz and 2.3~2.7 GHz, the LNA respectively provide a high and flat gain of 27.2~25.8 dB, 22~20 dB and 19.2~18.7 dB, a low noise figure of 0.45~0.75 dB and an OP1dB of 20~19.5 dBm.

Key words: low noise amplifier; GaAs; inter-stage matching; wideband

1 引言

随着芯片制造工艺的发展,硅工艺越来越成熟,硅工艺因其成本低廉等诸多优点在射频电路中应用的越来越多.但是,砷化镓工艺的器件具有相对硅工艺更低的噪声、更高的线性度和大电流输出能力,使得砷化镓射频芯片在高端应用中更具优势.由于砷化镓工艺具有的诸多优点,砷化镓工艺制造的低噪声放大器,在低频段即便是最简单的结构也能实现极低的噪声、高增益和较高的线性度,但是,随着频率的提高,这些性能

会快速变差^[1-2]. 设计一个在多频段内都能使用的 LNA 是电路设计的目标之一. 因此,本文设计了一个在多个频段性能优良的低噪声放大器.

2 电路设计

2.1 传统的低噪声放大器

传统的砷化镓低噪声放大器设计常使用共源共栅的源简并结构,如图 1(a)所示为最简单的电路原理图^[1],源简并电感 L_1 提供合适的输入阻抗实部,从而在一定频率范围内形成良好的输入阻抗匹配,

共栅管 M2 将输出端与放大管 M1 隔开,降低了漏端调制对放大管的影响,并增大了输出阻抗.但是,随着频率的提高,放大管 M1 漏端节点处寄生电容影响越来越显著,电压的波动使其充放电,会从放大的信号中汲取电流,导致增益降低等问题.针对这个问题,文献[2]中提出图 1(b)所示结构,在 M1 与 M2 之间增加一个匹配电感,与寄生电容谐振,使电感与寄生电容互相补充电荷,不再从放大的信号电流中汲取,从而提高增益.

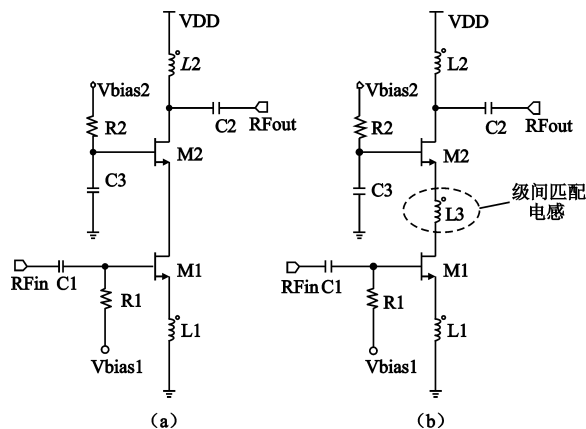


图 1 传统砷化镓低噪声放大器电路

2.2 级间匹配和反馈的设计

本文提出的低噪声放大器同样也是利用级间匹配来抵消寄生电容的影响,但是,如文献[2]所述的仅串联匹配电感只能在窄带内与寄生电容谐振,从其电路增益对匹配电感感值的扫描测试结果来看,在 80 MHz 带宽内始终有不低于 0.8 dB 的增益差值,不适用于需要工作于高低频多个频带的低噪声放大器.文献[3-4]中也使用了相似的结构,电路带宽同样很窄.所以本文提出另一种级间匹配的低噪声放大器电路,如图 2(a)所示,放大管 M1 与共栅管 M2 之间的级间匹配电路包含串联电感 L3 与接地电容 C5,图 2(b)为其部分小信号等效电路,共源管等效为输出电流为 $V_{in} * g_{m1}$ 的电流源,共栅管等效为值为 $1/g_{m2}$ 的阻抗, C_{r1} 与 C_{r2} 分别为共源管漏端和共栅管源端的等效寄生电容,匹配电感 L3 用以与寄生电容谐振,从而抵消寄生影响.但两部分寄生电容 C_{r1} 与 C_{r2} 不可调,仅电感 L3 去匹配难以达到理想的增益与带宽,所以增加的匹配电容 C5 使共栅管源端的并联电容可调,增加了匹配的自由度,更容易获得较为理想的增益与带宽.与之前单电感匹配相比增加的一个接地电容可以有效地增加寄生与匹配电路的谐振带宽,有效增加高频处的放大器增益,提高增益平坦度.匹配电感和电容的取值可以通过参数扫描得到增益、增益平坦度和

噪声系数的最佳折衷点.

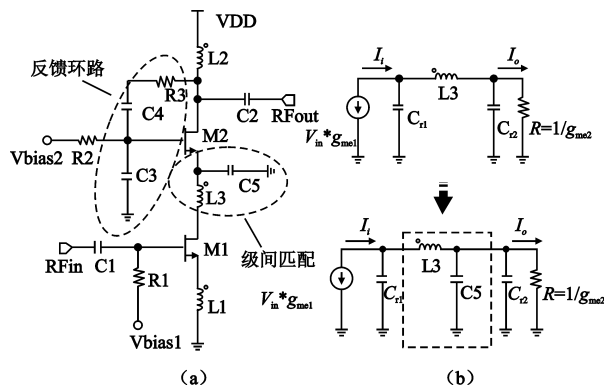


图 2 提出的 LNA 电路与部分小信号等效电路

本文设计的电路主要在较高频率处进行优化,先选取合适的 L3 电感值,通过对 C5 容值扫描仿真观察结果,选取合适的电容大小.图 3(a)(b)分别为电路增益和噪声对 C5 扫描的仿真结果, C5 取值从 0 到 20 pF,间隔 2 pF,从参数扫描结果看,随着电容 C5 的增加,增益逐渐提高,在 12 pF 左右达到最大值,后逐渐降低,增益的平坦度随电容一直增加.而噪声系数随着电容增加而增加,综合考虑,电容取值 12 pF,增益高于 21.7 dB,在 400 MHz 带宽内增益平坦度优于 0.5 dB,噪声系数低于 0.75 dB.

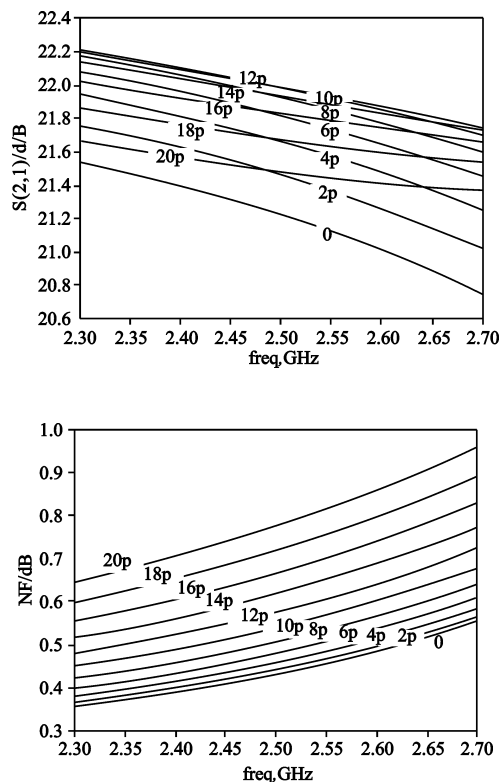


图 3 对 C5 容值扫描仿真的增益与噪声系数曲线

与传统的低噪声放大器相比,本文设计的电路增加了一个由电阻电容网络组成的从共栅管漏端到栅端的负反馈环路. 电路中负反馈可以增加电路的整体稳定性^[5-6]. 从共栅管源极看进去的阻抗为晶体管有效跨导的倒数,一般的共栅管跨导比较高,即源极看进去的阻抗很低,而匹配电路的加入对电路的稳定性有一定的影响. 所以,本文利用负反馈电路来增加共栅管源极看进去的阻抗^[7],以增强该电路的稳定性.

3 测试结果

该低噪声放大器电路使用 0.25 μm 的 GaAs pHEMT 工艺制造,芯片面积为 0.857 * 0.735 mm^2 ,采用 DFN 2 * 2 封装,输入输出匹配电路、C1、C2 以及 L2 均为片外器件,源筒并电感 L1 由 M1 源极接地的封装键合线代替,芯片显微照片和测试 PCB 如图 4 与图 5 所示.



图 4 低噪声放大器芯片显微照片

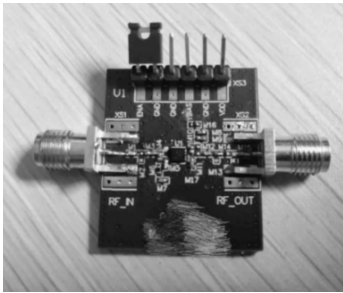


图 5 测试 PCB

测试在 0.7 GHz 到 1.0 GHz、1.6 GHz 到 2.2 GHz 与 2.3 GHz 到 2.7 GHz 三个频率范围内进行,三个频段上芯片的输入输出匹配电路分别进行匹配,芯片测试源电压为 5 V,静态电流为 75 mA. 图 6 (a)、(b)、(c)所示为测得的三个频段的 S 参数,增益分别为 27.2 ~ 25.8 dB、22 ~ 20 dB、19.2 ~ 18.7 dB,低噪声放大器在整个工作频率范围内增益性能良好,尤其高频增益较高,平坦度较

好. 在第一个频段的输入反射损失优于一 8 dB,但可满足应用要求,分析原因,低频率时输入阻抗实部较小,难以完成良好的匹配,因为电路中的源筒并电感由封装引入的寄生电感代替,设计电路时封装模型过多满足高频段输入阻抗要求,加之封装时的工艺误差,导致低频段输入阻抗偏低,未能实现良好匹配,未来可能考虑设计电路时使封装寄生模型在满足高频率工作情况下向低频率倾斜来解决这个问题. 图 7 (a)、(b)、(c)所示分别为放大器噪声系数三个频段的测试结果,第一个频段噪声系数优于 0.5 dB,第二个频段噪声系数优于 0.7 dB,第三个频段噪声系数优于 0.75 dB,总体来看,放大器的噪声性能良好,可以保证接收机获得极好的信号灵敏度.

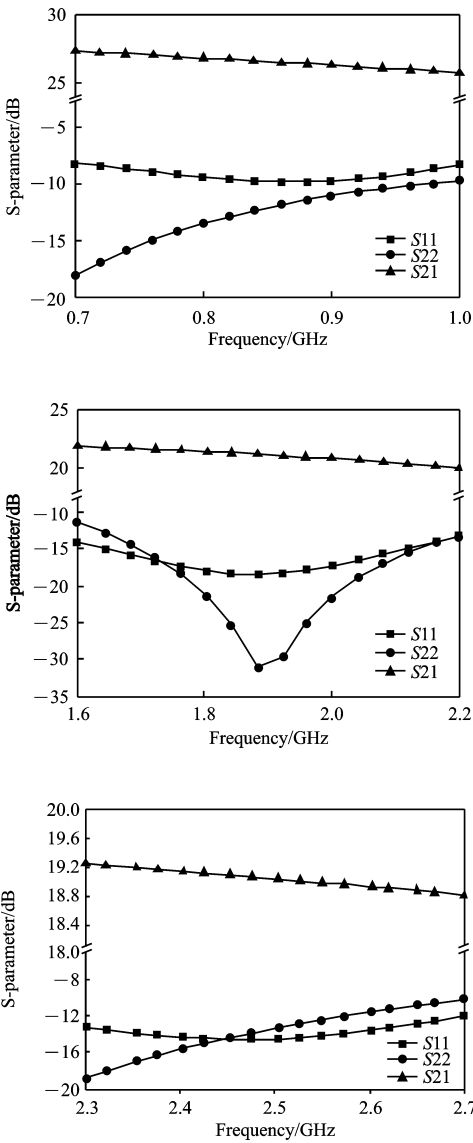


图 6 低噪声放大器的 S 参数

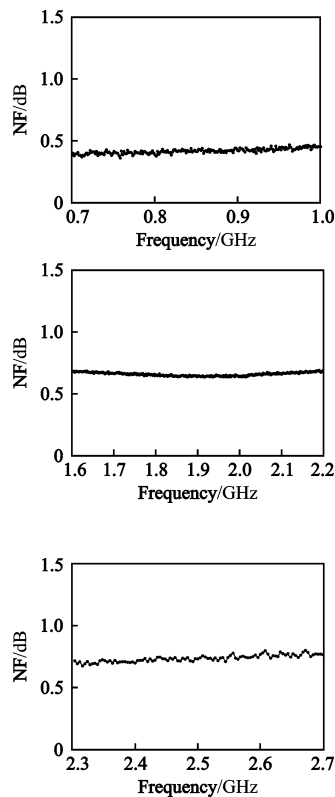


图 7 低噪声放大器的噪声系数

图 8 为低噪声放大器测试所得的输出功率与输入功率关系曲线,可以看出三个频率点 0.85 GHz/ 1.85 GHz/ 2.5 GHz 分别对应的输出 1 dB 压缩点 OP1 dB 为 20 dBm/ 20 dBm /19.5 dBm. 图 9 所示为三个频率点处输入功率与对应的输出的一阶和三阶分量功率关系曲线,得到输出三阶交调点 OIP3 分别为 31 dBm/ 32 dBm/ 31 dBm,可见该低噪声放大器具有较好的线性度性能.

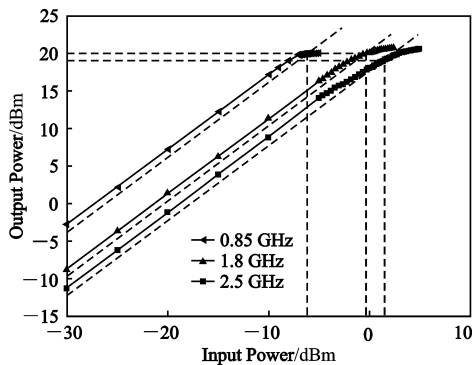


图 8 低噪声放大器的 1dB 压缩点

表 1 为三篇同类应用研究的文献成果与本文结果的对比. 由表中数据对比可以发现,本文设计的芯片噪声性能较为突出;在同种工艺和相似的功耗条件下,放大器增益相对较高;而且本文的设计可以在

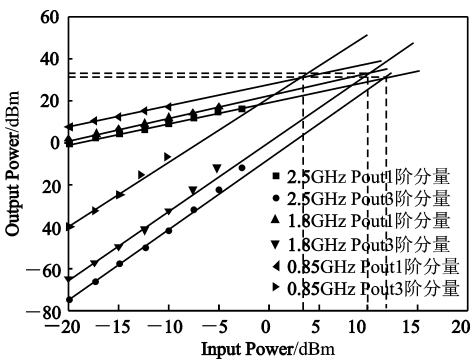


图 9 低噪声放大器的三阶交调点

三个频段都能达到良好的性能. 可见,本文在相似的低噪声放大器研究中取得了比较好的成果.

表 1 本文与参考文献的结果对比

性能参数	文献[6]	文献[8]	文献[9]	本文
工作频率/ GHz	2.50	0.90	1.95	0.85/1.85/2.50
增益/ dB	17.3	34.0	35.0	26.5/21.2/19.0
噪声系数/ dB	0.87	0.75	0.80	0.45/0.65/0.75
OP1dB / dBm	22.2	19.0	23.0	20.0/20.0/19.5
输出三阶交调点/dBm	—	36	38	31/32/31
输入三阶交调点/dBm	22.6	—	—	—
电源电压/ V	4.8	3.0	5.0	5.0
静态电流/ mA	84	65	200	75
工艺	0.25 μm	0.25 μm	0.25 μm	0.25 μm
	GaAs	SiGe:C	SiGe:C	GaAs

4 结束语

本文采用 0.25 μm GaAs pHEMT 工艺设计了一个可工作于多个频段、高增益、高增益平坦度、高线性和极低噪声的低噪声放大器. 使用级间匹配电路延展带宽,提高高频性能. 测试结果表明,电路的高频性能良好,优化电路达到了延展带宽的目的. 整个频率范围内增益为 27.2 dB 到 18.7 dB,噪声系数 0.45 dB 到 0.75 dB,输出 1 dB 压缩点 20 Bm 到 19.5 dBm,输出三阶交调点 31 dBm 到 32 dBm. 能够满足 WCDMA、LTE 和 GSM 基站等多种应用.

参考文献:

[1] 池保勇,余志平,石秉学. CMOS 射频集成电路分析与设计 [M]. 北京: 清华大学出版社, 2006.

[2] XIAOPENG LI, HONG-SUN KIM, MOHAMMED ISMAIL, et al. A Novel Design Approach for GHz CMOS Low Noise Amplifiers [C]// 1999 IEEE Radio and Wireless Conference Denver, USA, 1999;

285-288.

[3] VENKATESH MURTHY B T, SRINIVASA RAO I. Design of Low Noise Amplifier Using Common Gate Current Reused Topology for Wind Profiling Radar [C]//2014 Annual Conference IEEE India Conference. Pune, India,2014: 1-4.

[4] 陈浪. 一款 2.4GHz CMOS 射频前端芯片设计 [D]. 北京:中国科学院大学, 2017.

[5] JINGSHI YAO, XIAOPENG SUN, BARRY LIN. 1.5~2.7 GHz Ultra Low Noise Bypass LNA [C]//2014 IEEE MTT-S International Microwave Symposium. Tampa, USA, 2014.

[6] SOO-HEE KHOO, CHEE-CHENG LOH, TIONG-HEO TAN. A series of 4.8V High Linearity Low Noise Amplifier for Cellular Base Station Applications [C]//Proceedings of Asia-Pacific Microwave Conference. Sendai, Japan,2014: 1178-1180.

[7] DONGYI LIAO, FA FOSTER DAL. An Interference Tolerant RF Frontend With Capacitive Feedback for Channel Filtering [J]. IEEE MICROWAVE AND

WIRELESS COMPONENTS LETTERS, 2016, 26 (9): 735-737.

[8] DOMINE LEENAERTS, JOS BERGERVOET, JAN-WILLEM LOBEEK. 900 MHz/1 800 MHz GSM Base Station LNA with Sub-1dB Noise Figure and +36dBm OIP3 [C]//2010 IEEE Radio Frequency Intergrated Circuits Symposium. Anaheim, USA, 2010: 513-516.

[9] JOS BERGERVOET, DOMINE M W LEENAERTS. A 1.95 GHz Sub-1 dB NF, +40 dBm OIP3 WCDMA LNA Module [J]. Ieee Journal of Solid-State Circuit, 2012, 47(7): 1672-1680.

作者简介:

董震震 男,(1993-),硕士研究生.研究方向为射频集成电路设计. E-mail: dongzhenzhen@casic.ac.cn.

甘业兵 男,(1981-),博士,研究员.研究方向为模拟射频集成电路设计.

罗彦彬 男,(1988-),博士,副研究员.研究方向为模拟射频集成电路设计.

(上接第 15 页)

[2] HAGEN L, KAHNG A B. New spectral methods for ratio cut partitioning and clustering[J]. IEEE transactions on computer-aided design of integrated circuits and systems, 1992, 11(9):1074-1085.

[3] SHI J, MALIK J. Normalized cuts and image segmentation[J]. Departmental Papers (CIS), 2000:107.

[4] ANDREEV K, RACKE H. Balanced graph partitioning[J]. Theory of Computing Systems, 2006, 39 (6):929-939.

[5] SAFRO I, SANDERS P, SCHULZ C. Advanced coarsening schemes for graph partitioning[J]. Journal of Experimental Algorithmics (JEA), 2015(19):2-2.

作者简介:

许仕杰 男,(1995-),硕士研究生.研究方向为机器学习.

方佳艳 女,(1997-),硕士研究生.研究方向为机器学习.

李向阳(通信作者) 男,(1971-),博士,教授.研究方向为物联网安全、物联网安全、大数据共享与交易、机制设计、算法分析. E-mail: xiangyangli@ustc.edu.cn.